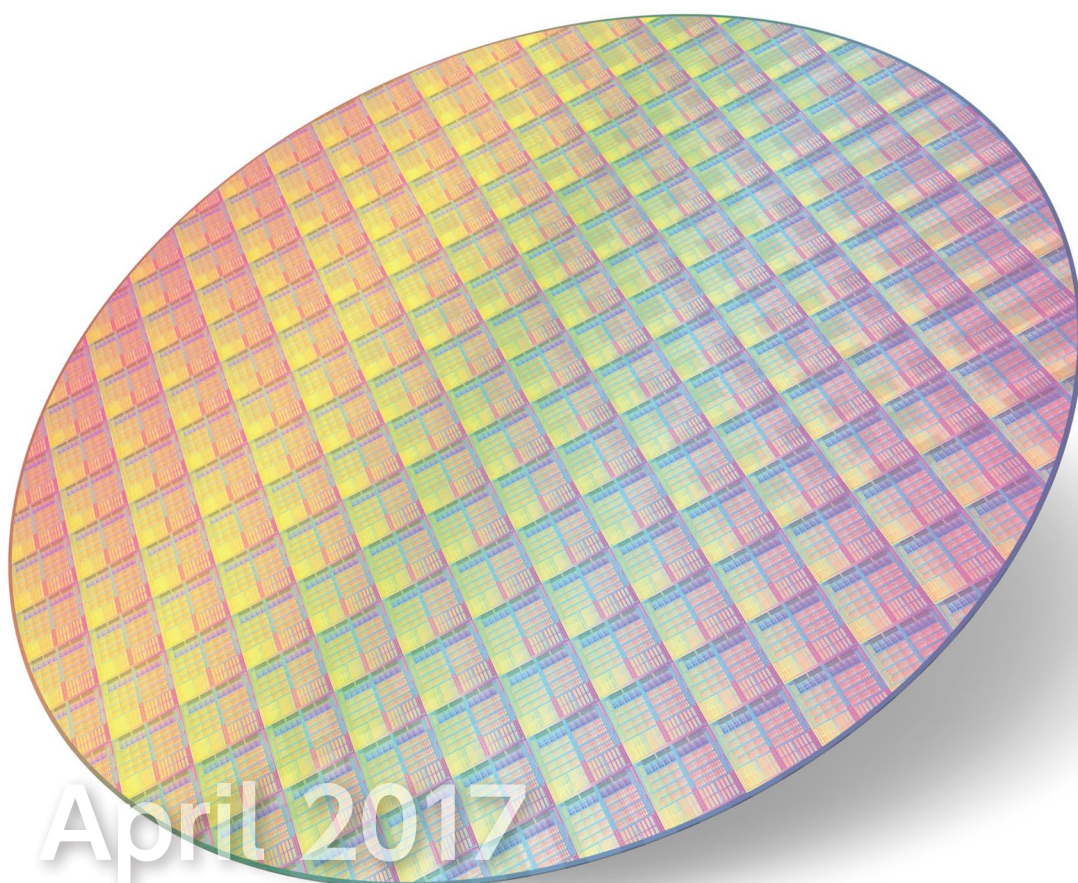


はかる × わかる 半導体

半導体テスト技術者検定

SECC : Semiconductor test Engineer Career Certification

一般社団法人 パワーデバイス・イネーブリング協会



April 2017

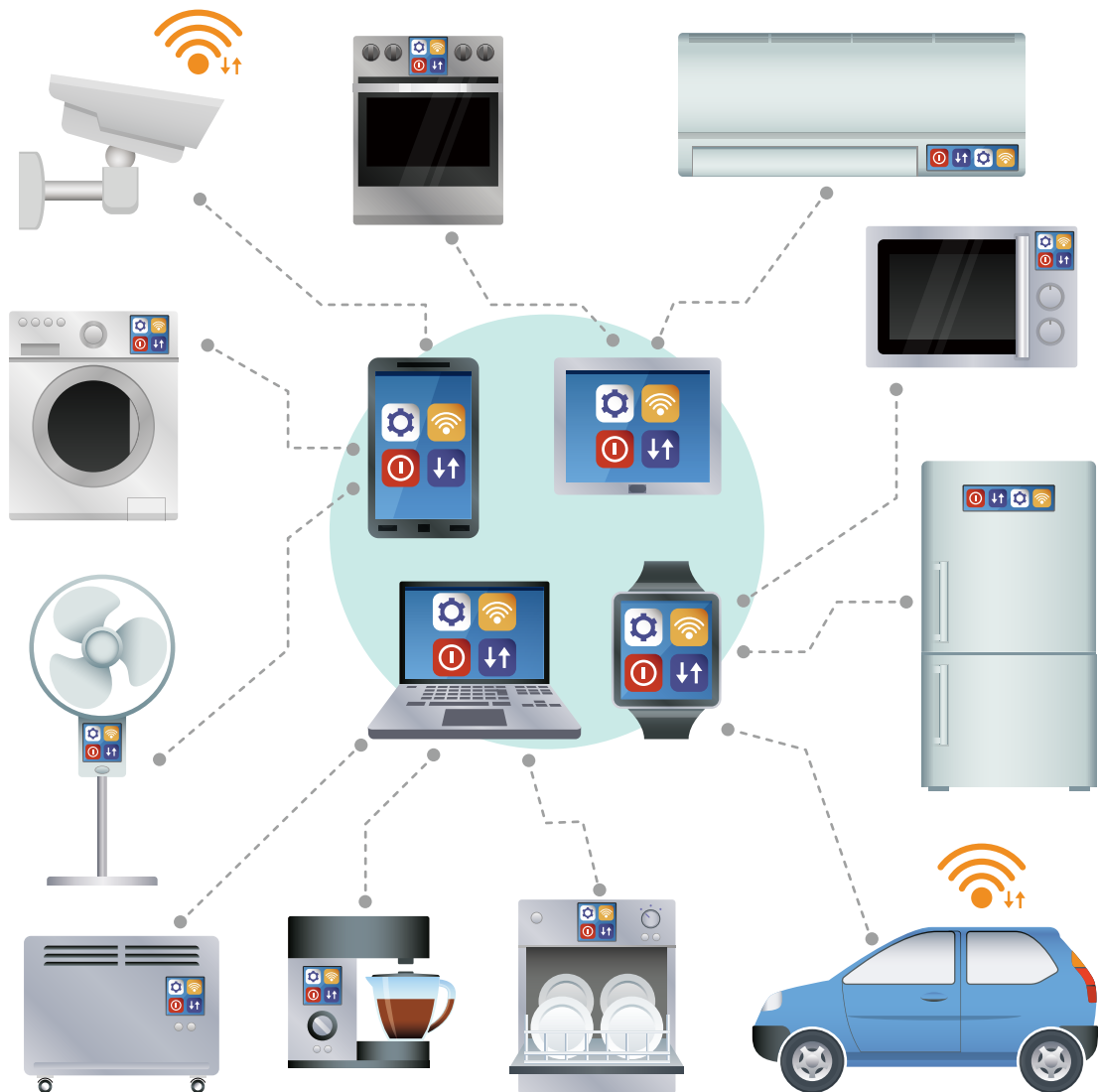
Semiconductor

産業の礎は、人材育成から

半導体は家電、産業機器、自動車など、私たちの身の回りで幅広く使用されており、私たちの生活や社会活動に必要不可欠なものとなっています。従来から産業の米と呼ばれてきた半導体は、将来的にすべてのモノやヒト、場所や環境までもが繋がるIoT(Internet of Things)社会の到来と共に、その利用範囲や応用範囲が格段に広がっていくと予想されます。

この半導体を開発、製造、販売する半導体産業及び半導体を利用した機器を開発する産業にとって、半導体の知識を習得した人材を育成することが事業の礎を築くうえで非常に重要となります。

この検定では、半導体の基礎から開発、製造、テスト、品質保証に関して一定の基準で資格を付与します。半導体の設計・製造・テストエンジニア、品質保証、半導体を利用した回路設計エンジニアなど、半導体に関わる技術者の地位向上、社会認知度の向上のほか、目標、学習の指針となることを目指す検定制度です。



Internet of Things

検定のポジショニング

半導体テスト技術者検定対象職種

半導体メーカー

半導体デバイス

- 研究・開発(設計)
- 製造技術 • 製造
- テスト技術 • 品質保証
- データ解析
- etc

半導体商社

半導体販売

- 営業/販売促進
- 受入検査 • 品質保証
- etc

半導体ユーザー

製品開発

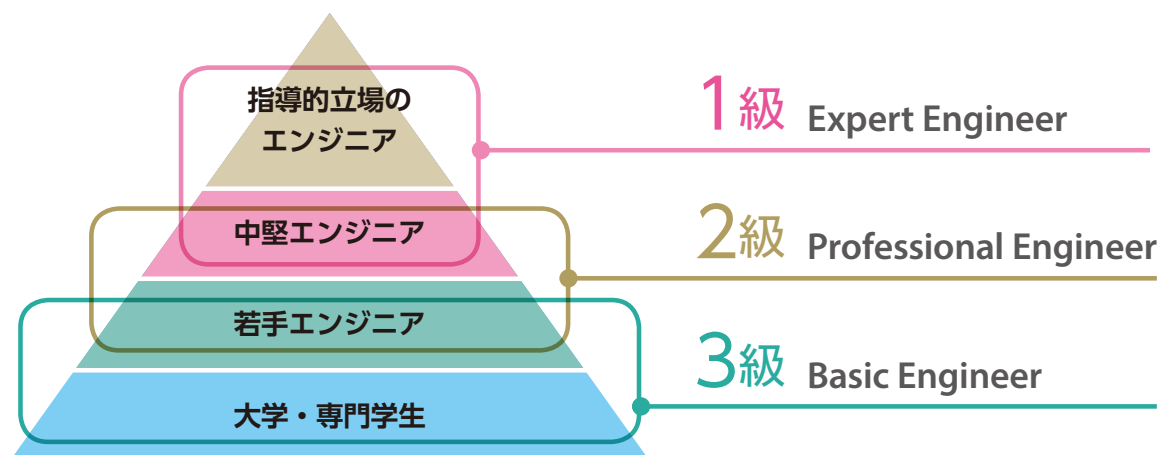
- 研究・開発(設計)
- 製造技術
- 製造 • テスト技術
- 品質保証 • データ解析
- ソフトウェア開発
- etc

半導体デバイスの研究・開発から製造、販売、そして半導体を使用するユーザーが、実務上必要とされる知識を習得することができます。

社 会 人	現業務に必要な知識レベルおよび応用技術の適応力の評価
学 生	目標とする分野への学習の指針、適応力の評価

検定の構成

半導体テスト技術者検定は図のような構成です。2級から受験者が将来目指す職種に応じて問題を選択できるため、より専門的な知識を習得でき、実用的な検定スタイルとなっています。



検定のメリット

企業の研修や開発技術者の一般教養として

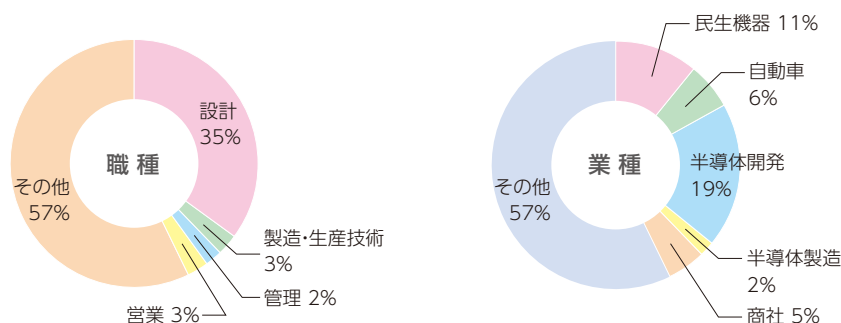
半導体関連企業における管理系従業員や営業系従業員のための基礎知識を養う社内研修や、非半導体企業における開発技術者の一般教養習得としてのツールとして最適な検定制度です。

半導体業界を目指す学生に

これから半導体関連企業への就職を目指す学生の方々にとって、本検定の取得が就職活動における大きなアピールポイントになると同時に、就職後の業務の理解の助けにもなります。

企業・団体	<ul style="list-style-type: none">現在の従業員の技術力の可視化ができます。新人研修等、社内研修の効果の評価ができます。
個人	<ul style="list-style-type: none">半導体に関わる分野での知識の習得と、目標とする分野の深い知識の習得、学習の評価ができます。実務的な知識を習得する事で、すぐに実践で応用できます。専門分野における知識を習得することにより、専門性の高い業務に従事することができます。 エンジニアとしての能力を社会にアピールすることができます。

受験者の職種／業種



受験者の声 (抜粋)

- 中堅社員にも受験させたいので、2級、1級も実施して欲しい。(電子機器設計会社 管理職)
- 勉強の目的になる良い検定だと思う。(電子機器設計技術者)
- 試験の難易度は簡単である。試験時間は60分で十分。(電子機器設計技術者)
- 教科書は理解し易い。今までの経験でわかる内容だった。4回から5回読めば合格できるのではないか?。(電子機器設計技術者)
- 受験対策セミナーと検定がセットになっていると良い。(大学の先生)
- 内容から考えて良い検定であると判断し、費用は会社負担で若手を中心に数名を受験させた。(電子機器設計会社 管理職)
- 自分の持っている能力の棚卸のために受験した。良い検定だと思う。(電子機器設計技術者)
- 現在の最新テスト技術を勉強する良い機会になった。(元半導体テストエンジニア)
- この検定は若い人の刺激になるのではないかと。(元半導体プロセス開発エンジニア)
- 半導体に関する幅広い知識が問われる良い検定だと思う。2級、1級も実施してほしい。(パワーデバイステストエンジニア)
- 今回の検定は父親がネットで探してきた。いろいろな検定を受験している。(11歳 女性)
- 入社2年目。このような検定を探していた上司の指示で受験した。(エンジニア)

etc.

検定の概要

個人受験料金

検定名称	受験料(一般)	受験料 (学割) ^{※1}	受験料 (特別割引) ^{※2}	受験資格
半導体テスト技術者検定 1級	半導体テスト技術者検定2級の「設計と製造」「応用と品質」「パワーデバイス」の3種類の検定すべてに合格された方を半導体テスト技術者1級として認定します。			
半導体テスト技術者検定 2級	12,000(税別)	9,000(税別)	9,000(税別)	特になし
半導体テスト技術者検定 3級	9,000円(税別)	6,000円(税別)	6,000円(税別)	特になし

※1: 学割適用には、受験時に学生であることを学生証等で確認させていただきます。

※2: 特別割引は、一社)パワーデバイス・イネープリング協会の会員企業社員に適用されます。

法人オンサイト受験料金

1企業(または団体等)で、ある程度まとまった受験者が見込める場合、オンサイトで受験が可能となります。

詳細についてはお問い合わせください

一般社団法人パワーデバイス・イネープリング協会

〒100-0005 東京都千代田区丸の内1丁目6番2号 新丸の内センタービルディング

株式会社アドバンテスト内

E-mail: info@pdea.jp

お問い合わせフォーム: <http://www.pdea.jp/contact/>



個人受験／法人オンサイト受験共通事項

検定名称	試験形式	試験時間	問題数
半導体テスト技術者検定 1級	半導体テスト技術者検定2級の「設計と製造」「応用と品質」「パワーデバイス」の3種類の検定すべてに合格された方を半導体テスト技術者1級として認定します。		
半導体テスト技術者検定 2級	4者択一方式	90分	45問
半導体テスト技術者検定 3級	4者択一方式	90分	45問

各級の説明

各級の対照表

	1級 Expert Engineer	2級 Professional Engineer			3級 Basic Engineer
		設計と製造 Design & Fabrication	応用と品質 Application & Quality	パワーデバイス Power Device	
対象者		半導体の設計、製造に従事されている方	半導体を使用した機器の設計、アプリ開発、半導体の販売、品質保証業務等に従事されている方	パワー系半導体の設計、製造、パワー系半導体を利用した機器設計、アプリ開発、販売、品質保証業務等に従事されている方	半導体設計・製造・品質管理に従事している方や半導体デバイスに関する基礎的な知識を身につけた方
出題レベル	半導体テスト技術者検定2級の「設計と製造」「応用と品質」「パワーデバイス」の3種類の検定すべてに合格された方を半導体テスト技術者1級として認定します。	それぞれの業務分野におけるより専門的な知識、経験を問う問題			半導体の基礎、品質保証、半導体製品の分類、半導体の試験工程についての基礎的な問題
問題型式		CBT方式 45問（4者択一形式） コア問題から30問 フリンジ問題から15問 コア問題：より専門性の高い問題 フリンジ問題：すべての受験者が習得しておくべき問題 次頁「2級の出題範囲」を参照してください。			CBT方式 45問（4者択一形式）
試験時間		90分			90分
備考		3級と2級(3種類)の併願も可能(CBT方式)			

3級の出題範囲

第1章 半導体の基礎

- 1-1 半導体物性
- 1-2 トランジスタの構造と動作原理
- 1-3 デバイス製造プロセスと検査
- 1-4 半導体集積回路

第2章 半導体の品質保証

- 2-1 品質保証
- 2-2 信頼性基礎技術
- 2-3 品質管理手法
- 2-4 故障メカニズム
- 2-5 信頼性試験

第3章 半導体製品の分類

- 3-1 デバイスタイプ
- 3-2 ロジックデバイス
- 3-3 メモリデバイス
- 3-4 RF デバイス
- 3-5 インタフェース・デバイス
- 3-6 イメージャ
- 3-7 A/D、D/A 変換デバイス
- 3-8 SoC デバイス
- 3-9 2.5D/3D デバイス
- 3-10 パワーデバイス

第4章 半導体の試験項目

- 4-1 半導体試験装置(ATE)によるデバイス試験の概要
- 4-2 ファンクション試験
- 4-3 DC 試験
- 4-4 AC パラメトリック試験
- 4-5 その他の試験項目
- 4-6 メモリデバイスの試験
- 4-7 その他のデバイスの試験項目
- 4-8 大規模SoC の試験

※詳細は、下記の参考書籍を参照ください。

3級の参考書籍

書籍名	出版年	価格
PDEA公式テキスト「はかる×わかる半導体 入門編」	2013年 5月	¥2,000
PDEA公式問題集「はかる×わかる半導体 半導体テスト技術者検定3級 問題集」	2014年 12月	¥2,200

2級の出題範囲

出題範囲のキーワードの例を下記に示します。このようなキーワードを基に問題が出題されます。全問題数45問のうちコア問題(約30問、より専門性の高い問題)は、下記のそれぞれの科目から出題されます。フリンジ問題(約15問、全ての2級受験者が習得しておくべき問題)は、下記の3科目の全ての範囲から出題されます。

「設計と製造」のキーワードの例

PN接合	フェルミレベル	順バイアス/ 逆バイアス	バイポーラ トランジスタ	MOSFET	フォトエッチング	チャネル	スケーリング則
カルノー図	加算器	静的ハザード/ 動的ハザード	2進化 n進カウンタ	セットアップ/ ホールド時間	論理合成	設計検証	JK フリップフロップ
PLL	メモリデバイス	揮発性/ 不揮発性	リードサイクル/ ライトサイクル	フラッシュメモリ	MRAM	ゲートアレイ	セルベースIC
SiP	2.5Dデバイス	インターポーザ	3Dデバイス	積層MCP	スキャン設計	テストエレベータ	クワイン・ マクラスキー法
テスト容易化 設計	低消費 電力設計	電源分離/ 電源遮断	クロック ゲーティング	DVFS/AVS	基板バイアス	低電力セル	リテンション レジスタ
ショートサーキット 電流	マルチVth	パワー ゲーティング	リーク電流	ウェーハテスト	テストエスケープ	オーバーキル	故障モデル
故障検出率	コンカレント テスト	縮退故障	ダイナミック バーニン	シュムープロット	ATE	パラメトリック 試験	スキャン フリップフロップ
テスト 容易化手法	接続試験	Iddq	チェッカーボード パターン	セルスタック メモリ不良	慣性遅延モデル	EVM	BER
アイパターン	CCD イメージャ	スミア	CMOS イメージャ	サンプリング定理	D/A変換器	A/D変換器	$\Delta\Sigma$ 変調
信頼度	正規分布	バスタブカーブ	ECC	TDDDB	ホットキャリア	エレクトロ マイグレーション	IEC61508
ISO26262	ソフトエラー	アダプティブ テスト	ワイブル分布	静電破壊	BIST	IEEE1500	エミッション 顕微鏡

「応用と品質」のキーワードの例

システムレベル テスト	協調検証	入出力 電圧試験	電源電流試験	接続試験	自己発振試験	セットアップ ホールド	スキャン フリップフロップ
チェッカーボード テストパターン	マーチング テストパターン	ウォーキング テストパターン	フェイルビット マップ	セル間干渉	立上り/立下り 時間	周波数試験	3次高周波
DFT SFDR	IEEE1687 2トーン信号	IEEE1149.1 SNDR	IJTAG インピーダンス マッチング	TDR オペアンプ	VNA ウェーハテスト	ジッタ テストエスケープ	FFT オーバーキル
故障モデル	故障検出率	コンカレント テスト	縮退故障	ダイナミック バーニン	シュムープロット	ATE	パラメトリック 試験
テスト 容易化手法	接続試験	Iddq	アイパターン	セルスタック メモリ不良	慣性遅延モデル	EVM	BER
信頼度	正規分布	バスタブカーブ	ECC	TDDDB	ホットキャリア	エレクトロ マイグレーション	IEC61508
ISO26262	ソフトエラー	アダプティブ テスト	ワイブル分布	静電破壊	BIST	IEEE1500	エミッション 顕微鏡

「パワーデバイス」のキーワードの例

IGBT	耐圧設計	プレーナー/ トレンチ	抵抗率(移動度)	パンチスルー/ ノンパンチスルー	スーパー ジャンクション	伝導度変調	CZ基板/ FZ基板
PN接合 リーク電流	しきい値電圧	オン抵抗測定	過渡応答特性	ゲート酸化膜 漏れ電流	耐圧測定	負荷短絡耐量	Tjmax
QC七つ道具	FMEA/FTA	パレート図	電子線照射	フィールド プレート構造	ガードリング	LDMOS	薄ウエハ プロセス
ライフタイム エラー	Wire Bonding	DLB	TAB	裏面電極	終端構造	線膨張係数	HVIC
高濃度拡散層	IPM	RoHS指令	CMP	CVD	バンドギャップ	同期整流	FWD
ショートタイム 試験	RBSOA	ラッチアップ	ビルトイン電圧	ブレークダウン 電圧	フラットバンド 電圧	ショットキー接合	ブレークダウン 電圧
ディレーティング	マイナー則	修正コフィン・ マンソン則	エレクトロ マイグレーション	アバランシェ ブレークダウン	パワーサイクル 寿命試験	連成 シュミレーション	散布図
スイッチング コンバータ 回路方式	シリーズ レギュレータ	安全規格(JIS)	ZVS/ZCS	スナパー	ブラシレス DCモータ	ラインフィルタ	バリスタ
電圧共振 フライバック型	電流共振型 コンバータ	EMC	PFC	C-V測定	POL	GaN	ハード スイッチング

2級の参考書籍(1部抜粋)

※Webサイトには全てが掲載されております。

書籍名	出版社	出版年
藤原秀雄著, デジタルシステムの設計とテスト	工学図書	2004
小谷 教彦(著), 西村 正(著), LSI工学 システムLSIの設計と製造	森北出版	2005
中林正和, 江口啓, 葉山清輝, 大山英典著, MOS集積回路の設計・製造と信頼性技術	森北出版	2008
牧野博之, 益子洋治, 山本秀和著, 半導体LSI技術(未来へつなぐ デジタルシリーズ 7)	共立出版	2012
相良 岩男著, A/D・D/A変換回路入門 単行本	日刊工業新聞	2012
浅田邦博・松澤昭共編, アナログRF CMOS集積回路設計[応用編]	培風館	2011
Behzad Razavi(著), 黒田 忠広(翻訳), アナログCMOS集積回路の設計 基礎編/応用編	丸善	2003
Behzad Razavi(著), 黒田 忠広(監修, 翻訳), RFマイクロエレクトロニクス 第2版 入門編/実践応用編	丸善出版	2014
RENESAS 信頼性ハンドブック https://www.renesas.com/ja-jp/support/products-common/reliability.html	RENESAS	2016
二川 清(著), はじめてのデバイス評価技術	森北出版	2012
山本秀和, 「パワーデバイス」	コロナ社	2012
大橋弘通・葛原正明 編著, 「パワーデバイス」半導体デバイスシリーズ4	丸善出版	2011
落合政司著, 「スイッチング電源の原理と設計」	オーム社	2015

3級のサンプル問題

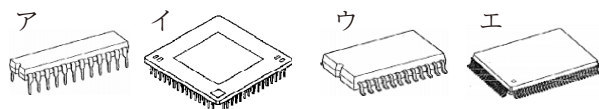
問題 1

今日もっとも使われている半導体材料は何か。以下の中から正しいものを選びなさい。

1. シリコン 2. ゲルマニウム 3. ガリウムヒ素 4. 銅

問題 2

下の4種類のパッケージ形状(ア～エ)の名称について正しい組み合わせを1～4の中から選びなさい。



1. ア:SOP イ:PGA ウ:DIP エ:QFP
2. ア:DIP イ:PGA ウ:SOP エ:QFP
3. ア:DIP イ:PGA ウ:QFP エ:SOP
4. ア:QFP イ:DIP ウ:SOP エ:PGA

問題 3

次の文章を読んで()内に入る正しい言葉の組み合わせを1～4の中から選びなさい。

単位時間内に故障となる半導体デバイスの比率を(ア)と呼びます。

一般に(イ)という単位が用いられ、1単位は100万個の半導体デバイスが1,000時間動作して故障発生が1個のレベルに相当します。

たとえば、10万個の半導体デバイスが30日間動作で1個の故障が発生したとすると、30日間は(ウ)時間に相当するので(エ)単位と計算されます。

1. ア:故障率 イ:FIT ウ:720 エ:13.9
2. ア:平均修復時間 イ:℃ ウ:300 エ:139
3. ア:平均故障時間 イ:kg ウ:7200 エ:1390
4. ア:稼働率 イ:% ウ:3000 エ:1.39

問題 4

下の記述内の(ア～エ)について、正しい組み合わせを1～4の中から選びなさい。

p型半導体領域への接続端子に(ア)、n型半導体領域への接続端子に(イ)を与えると、pn接合は(ウ)状態となり、pn接合の境界付近には、(エ)と呼ばれる正孔と電子が出払った領域ができ、電流は流れない。

1. ア:負の電位 イ:正の電位 ウ:順バイアス エ:チャネル
2. ア:負の電位 イ:正の電位 ウ:逆バイアス エ:空乏層
3. ア:正の電位 イ:負の電位 ウ:順バイアス エ:空乏層
4. ア:正の電位 イ:負の電位 ウ:逆バイアス エ:チャネル

問題 5

半導体の信頼性に関する以下の記述の中で誤っているものを選びなさい。

1. 信頼性の要求レベルは用いられる用途(コンシューマ、車載等)によって異なる。
2. 一般に高い信頼性を実現するには必要なコストも増加する。
3. 信頼性とは半導体製造時に高い歩留まりを実現することである。
4. 高い信頼性の確保には設計、製造、出荷試験、出荷後のサービスまで含めた一貫した活動が重要である。

2級のサンプル問題

問題 1

CMOS LSI回路の消費電力Pの計算式は何か、以下のの中から正しいものを選びなさい。ここで、Cは負荷容量、fは周波数、Vは電源電圧、Nは信号のスイッチング係数、Qは貫通電流による電荷、 I_L はリーク電流である。

1. $P = (1/2) \cdot C \cdot V^2 \cdot f \cdot N + Q \cdot V \cdot N + I_L \cdot V$
2. $P = (1/2) \cdot C \cdot V^2 \cdot f \cdot N + Q \cdot V \cdot f \cdot N + I_L \cdot V$
3. $P = (1/2) \cdot N \cdot V^2 \cdot f \cdot N + Q \cdot V \cdot f \cdot C + I_L \cdot V$
4. $P = (1/2) \cdot N \cdot V^2 \cdot f \cdot N + Q \cdot V \cdot C + I_L \cdot V$

問題 2

原因結果法による故障診断に関して、下記のフローチャート中の項目について、正しい組み合わせを1～4の中から選びなさい。

1. ア：故障シミュレーション イ：故障辞書 ウ：被疑故障集合
2. ア：故障シミュレーション イ：被疑故障集合 ウ：故障辞書
3. ア：論理シミュレーション イ：被疑故障集合 ウ：故障辞書
4. ア：論理シミュレーション イ：故障辞書 ウ：被疑故障集合

問題 3

パワーMOSFETの特性オン抵抗 $R_{on,sp}$ の単位に関し、以下の中から正しいものを選びなさい。

1. Ωcm
2. Ω/cm
3. Ωcm^2
4. Ω/cm^2

問題 4

次の文章の空欄()に入る正しい言葉の組み合わせを1～4の中から選びなさい。

対称型(ノンパンチスルー)Nch-IGBTでは、オン時にN-ベース領域へキャリアの(ア)により、(イ)が発生し、オン状態の電圧は低下します。(イ)が発生している状態では、電子密度nと正孔密度pとは(ウ)の関係があります。また、キャリアのライフタイムが(エ)ほど、オン状態の電圧は低下します。

1. ア：高レベル注入 イ：伝導度変調 ウ： $n=p$ エ：長い
2. ア：低レベル注入 イ：伝導度変調 ウ： $n < p$ エ：短い
3. ア：高レベル注入 イ：移動度変調 ウ： $n < p$ エ：長い
4. ア：低レベル注入 イ：移動度変調 ウ： $n=p$ エ：短い



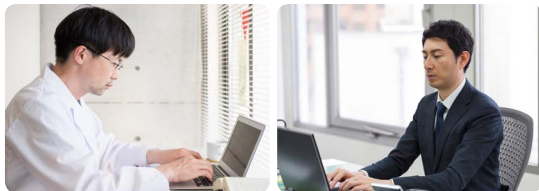
回答、解説は、PDEA webを参照ください。

CBT試験方式とは

半導体テスト技術者検定はCBT試験方式をとっています。

CBT試験方式とは Computer Based Testing の略で、全国47都道府県に190以上ある会場でコンピュータを用いて受験します。Webから申込と予約をし、試験期間内に好きな時間に好きな会場でPCを用いて受験します。

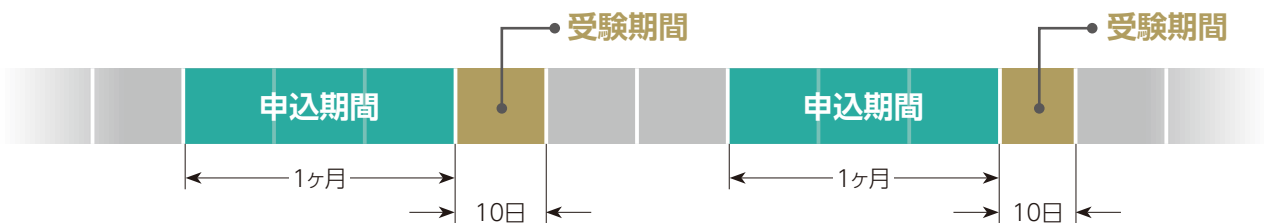
半導体テスト技術者検定は申込期間が1ヶ月間、受験期間を10日間とし、年2回の実施を予定しております。また、期間内で2級(3種)と3級の同時受験が可能です。



Webから申込と予約します(1ヶ月間)



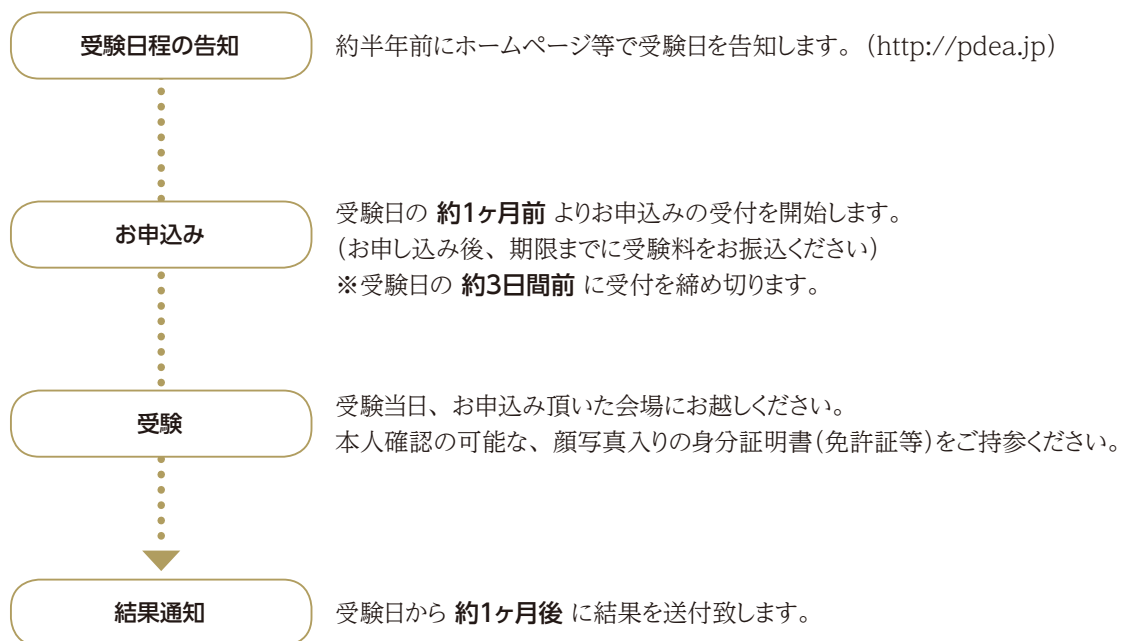
全国に190以上ある会場で受験します(10日間)



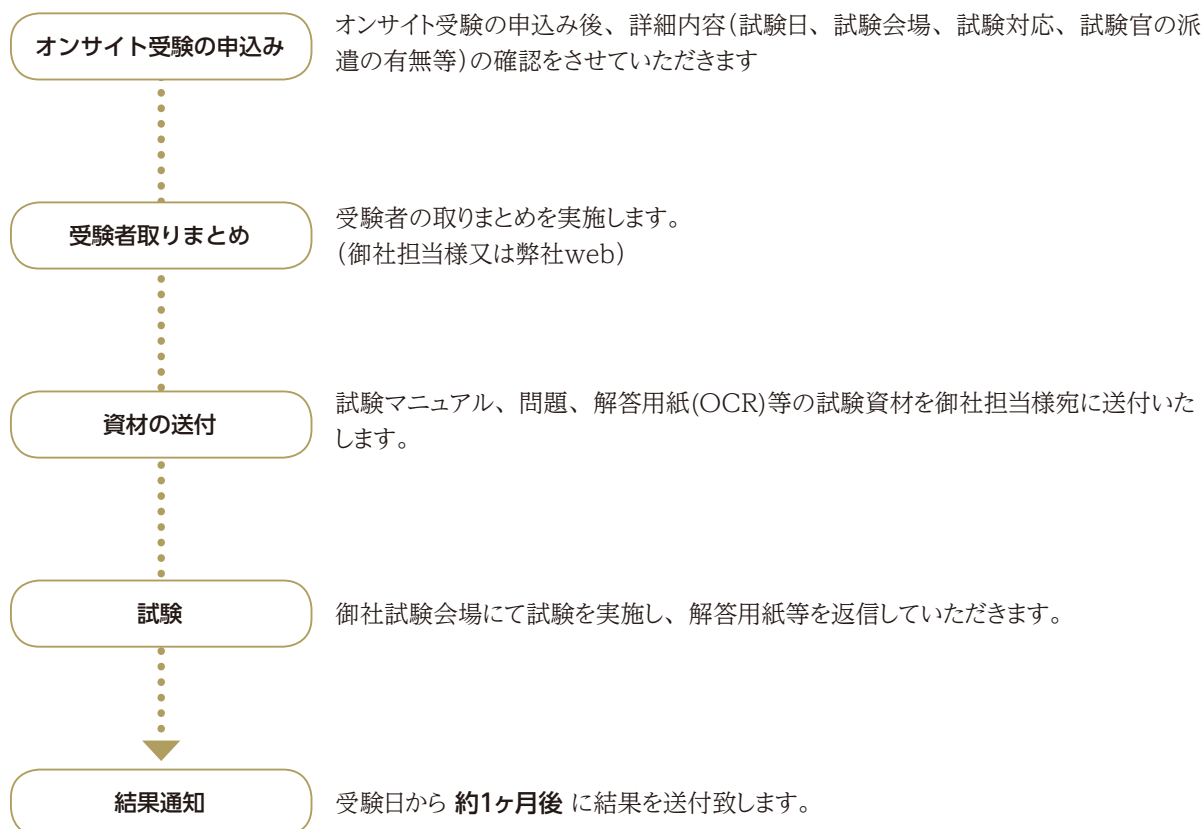
期間内で2級(3種)と3級の同時受験が可能です。

受験～結果通知までの流れ

個人(一般受験)



法人オンサイト受験



結果通知の内容

受験者全員に試験日から約1ヶ月後を目途に結果を送付致します。

個人(一般受験)

- ・ 可否通知
- ・ 当該検定受験結果(受験者の点数、合格点、平均点、合格率、各問題の正答率)

合格者には、上記結果通知の他、資格証(カードサイズ)とシールを送付致します。シールは名刺等に貼ってご使用ください。

〒101-0041
東京都千代田区神田須田町1-24-3
FORECAST神田須田町3F
CBTS 太郎 様

PODEA
POWER DEVICE ENABLING ASSOCIATION
半導体テスト技術者検定
結果通知書

一般社団法人 パワーデバイス・イネープリング協会
URL: <http://www.podea.jp/exam/overview/>
E-mail: info@podea.jp

結果通知書

■受験者情報

試験名	第2回半導体テスト技術者検定
試験日	2015年7月13日(日)
受験番号	9999999999
受験級	3級
氏名	CBTS 太郎
認定番号	315000001

■あなたの得点

38 / 40

■合格判定

合格

■受験データ

合格基準点	問題数	平均点	合格率
28 点	40 問	34.4 点	78.8 %

備考
おめでとうございます。今後更なる上位級を受験され、半導体テストの技術を高めていかれることを期待します。
※得点の詳細についてのお問い合わせには応じられませんので、ご了承ください。

【通知書】



【資格証】



【シール】

半導体開発本部

半 導 体 一

半導体技術研究会社
〒000-0000 東京都
TEL:0000-00-0000(代) FAX:0000-00-0000
Email:xxxxxxxxxx@xxxxxxxx.com
URL:http://www.xxxxxxxx.com

シールを名刺に貼り付けた例

法人オンサイト受験

上記個人への結果通知の他に

- ・ 総合成績(受験者別成績表)
- ・ 各問題の正解と正答率

検定公式書籍のご紹介

公式テキスト発売中

半導体の構造から
試験手法まで
わかりやすく解説!



amazon
楽天ブックス
日経BP書店にて発売中

定価 2,000円(本体価格)

公式問題集発売中

試験対策だけでなく
半導体への理解が
深められる

全40問に
わかりやすい解説付き!



amazon
楽天ブックス
日経BP書店にて発売中

定価 2,200円(本体価格)



一般社団法人 パワーデバイス・イネーブリング協会

〒100-0005 東京都千代田区丸の内1丁目6番2号
新丸の内センタービルディング 株式会社アドバンテスト内
E-mail : info@pdea.jp URL : <http://www.pdea.jp>